

본 논문에서는 다중 레이더 모드를 시간 분할로 변환하고 장거리 및 다중 대상을 감지하기 위 해 다중 모드 레이더를 설계하였다. 특히 모드 전환을 위한 CMOS 다중 모드 레이더 송수신기 집적회로가 개발되어 하드웨어를 구성한다. 장거리, 단거리 및 다중 대상을 탐지할수 있도록 LFM, FMCW 및 CW 모드를 지원하는 레이다 송수신기를 설계하였다. TSMC 65nm CMOS 공정에 、서 설계하였으며, 중심 주파수는 23.5-24.5GHz이고 면적은 3.54x3.54mm이다.

Ⅱ.서 론



레이다는 보안 장비, 자동차, 로봇 및 군사 응용 분야에서 사용된다. 최근 군용 또는 민간용 대 드론과 감시 레이더에 대한 수요가 늘고 있다. 그러나 현재 레이더는 목표물의 위치와 속도만 탐지하기 때문에 목표물이 감시 대상물인지 아닌지를 구별하기가 쉽지 않다. 따라서 본 연구 에서는 다중모드 레이다를 통해 장거리 목표와 다중 목표를 동시에 탐지하도록 다중 모드 레 이더를 설계한다. 특히, 모드 전환을 위한 CMOS 다중 모드 레이더 송수신기 통합 회로를 개발 하고 하드웨어를 구성한다. LFM레이더는 장거리 탐지에 적합하며, 대상이 접근하여 대상 식 별이 시급한 경우 단거리 대상 식별에 FMCW레이더가 적합합니다. 여러 대상의 경우 CW와 FMCW 레이더가 동시에 사용된다.

III.본 론





그림 1. (a) CW 레이다의 원리, (b) FMCW 레이다의 원리, (c) LFM 레이다의 원리

- CW 레이다의 경우 도플러 효과를 이용하여 주파수를 통해 접근하는 물체의 속도를 계산. - FMCW 레이다의 경우 일정한 주파수 범위에서 나가는 주파수를 선형적으로 증가 및 감소시 킴으로써 거리를 동시에 측정.

- LFM 레이다의 경우 펄스를 내보낸 뒤 반사파를 이용하여 멀리있는 목표물 까지의 거리와 속도를 측정.

그림 4. PLL 의 Block diagram

- FMCW 모드 및 CW 모드의 주파수 출력 파형 생성.
- AFC를 통한 VCO pre-tuning.

- Phase Noise shaping 과 FMCW generation을 위한 20bit 1-1-1 Mash type의 SDM을 추가. - 3차 Loop Filter를 사용하여 430KHz의 BW을 갖음.





그림 5. 수신기의 Block diagram 및 DCOC 구조

- LNA와 passive mixer를 이용한 image rejection chopping mode방식으로 구현. - Single to diff. 변환과 interstage matching, output matching을 위하여 트랜스포머 사용. - 24GHz에서 최대 39.7dB의 S21, -42.2dB의 S11, 5.34dB의 NF을 갖는 3-stage의 LNA 설계. - base bnad 는 DCOC 기능을 갖는 byguad 2차 LPF와 PGA로 구성됨.



Spec.	Unit	ТХ	RX
Process	nm	65 CMOS	65 CMOS
Frequency	GHz	24	24
NF@1MHz	dB	_	5

2. 송수신기 설계



그림 2. 송수신기의 block diagram

- 송신기는 24GHz의 중심주파수에서 11dBm 의 Psat을 얻음.

- DC offset을 제거를 위해 송신기에는 Current DAC을, 수신기에는 DCOC 구조를 적용. - DA는 2가지 경로로 설계.

- LFM 모드는 송신단의 DA를 사용.

- CW 및 FMCW 모드에서는 PLL과 VCO를 통해 나오는 LO 경로의 DA를 사용. - 수신기는 24GHz에 도플러 주파수가 더해진 신호를 수신.

- 직접변환 혹은 이중 변환을 통하여 도플러 주파수만을 추출 가능.



Gain	dB	23.5	66
OP1dB	dBm	9	10
Psat.	dBm	11	-
DC Rejection	dB	-	35
LO Leakage	dB	37	-
Rejection			
BW	GHz	0.07	2
Supply Voltage	V	1.2	1.2
Current	mA	86	99

(b)

(a) 그림 6. (a) 설계한 칩의 die photo , (b) 송수신기의 성능 요약 표

- 설계한 칩의 die photo와 송수신기의 성능 요약 표.



- 혹은 LO에서 chopping 믹서를 사용하여 1.25MHz가 더해진 주파수를 받을 수 있도록 설계.



그림 3. (a) PA의 block diagram, (b) PA의 시뮬레이션 결과

- Inter stage matching과 bias 인가를 위하여 입력단에 트랜스포머를 사용. - 출력단 헤드룸 확보와 안테나와의 매칭을 위하여 트랜스포머를 비롯한 매칭단 설계. - Cross coupled capacitor를 적용하였고, 9dBm의 OP1dB와 11dBm의 Psat.을 얻음.

	(a)	(b)
	그림 7. (a) 설계한 칩의 측정 환경, (b) 목표	물 거리별 주파수에 따른 수신 전력 크기
	- 장애물이 적은 옥상에서 설계한 칩과 안테 츠저	나를 이용하여 드론과의 거리를 알아내기 위한
· · · · · · · · · · · · · · · · · · ·	- 안테나와 드론을 이용하여 드론의 속도 및	거리에 따른 도플러 주파수를 측정 및 계산.
 	TSMC 65nm 공정에서 다중모드 레이다를 약 와 드론을 이용하여 PSA에 감지되는 전력의 도에 따른 주파수 변화를 확인하였으며, FM 신되는 주파수 변화를 확인하고 계산하여 검 워 추가로 측정할 예정이다.	위한 송수신기를 설계 및 제작하였으며, 안테나 크기를 측정하였다. CW 모드에서는 드론의 속 CW 모드에서는 드론의 속도 및 거리에 따라 수 험증하였다. LFM 모드의 경우 송신 전력을 더 키

본 연구는 IDEC에서 MPW를 지원받아 수행하였습니다.

